

特開平11-68443

(43) 公開日 平成11年(1999) 3月9日

(51) Int. Cl. ⁶

H01Q 3/26

識別記号

F I

H01Q 3/26

Z

審査請求 未請求 請求項の数 6 O L (全11頁)

(21) 出願番号 特願平9-216723

(22) 出願日 平成9年(1997) 8月11日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 米澤 ルミ子

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72) 発明者 小西 善彦

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72) 発明者 千葉 勇

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74) 代理人 弁理士 高田 守 (外1名)

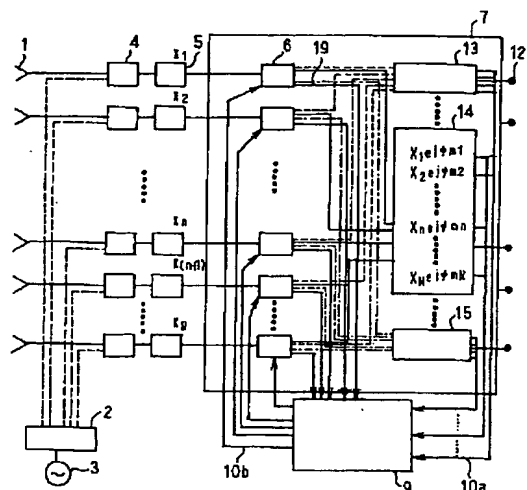
最終頁に続く

(54) 【発明の名称】 デジタルビームフォーミングアンテナ装置

(57) 【要約】

【課題】 アンテナの素子数が非常に多い場合にも、ビームの形成と同時に随時、アレーアンテナ素子の振幅位相の補正を精度よく、または簡易に、リアルタイムに行うことが可能なデジタルビームフォーミングアンテナ装置を得る。

【解決手段】 所望のビームを形成するM個のビームフォーマ13, 14, 15から各素子アンテナ1の各デジタル信号に複素ウェイトの値を掛け合わせたビーム走査位相データを取り込み、上記各デジタル信号に与えるべき複素ウェイトの振幅位相値の補正量を算出するREV演算器9を有し、これらの補正量を上記各素子アンテナの各デジタル信号に掛け合わせるフィードバックループを設けたことを特徴とする。



1: 素子アンテナ

2: 分配器

3: ローカル信号発生器

4: ダウンコンバータまたはアップコンバータ

5: A/D変換器またはD/A変換器

6: キャリブレーションデータメモリ

7: FFT または DFT 演算部

9: REV 演算器

10a, 10b: REV 演算ループ

12: ビーム出力ポート

13: ビームフォーマ1

14: ビームフォーマM

15: ビームフォーマM

19: 初期値データ設定回路

【特許請求の範囲】

【請求項 1】 複数の素子アンテナを有し、

各素子アンテナが受信した信号をデジタル信号に変換し、この各デジタル信号に空間的な高速フーリエ変換により得られる複素ウェイトの値を各々掛け合わせた後に合成を行い、M個の受信ビームを形成する受信部と、空間的な高速フーリエ変換により得られる複素ウェイトの値を各素子アンテナに入力すべき各送信デジタル信号に掛け合わせ、この各デジタル信号をアナログ信号に変換して各素子アンテナに入力し、これを各素子アンテナから放射させることで、M個の送信ビームを形成する送信部の、少なくとも一方を備えたデジタルビームフォーミングアンテナ装置において、

所望のビームを形成するM個のビームフォーマから上記の各素子アンテナの各デジタル信号に複素ウェイトの値を掛け合わせたビーム走査位相データを取り込み、上記各デジタル信号に与えるべき補正位相データを算出する R E V 演算手段を有し、

これらの補正位相データを上記各素子アンテナの各デジタル信号に与えるフィードバックループを設けたことを特徴とするデジタルビームフォーミングアンテナ装置。

【請求項 2】 複数の素子アンテナを有し、

各素子アンテナが受信した信号をデジタル信号に変換し、この各デジタル信号に空間的な高速フーリエ変換により得られる複素ウェイトの値を各々掛け合わせた後に合成を行い、M個の受信ビームを形成する受信部と、空間的な高速フーリエ変換により得られる複素ウェイトの値を各素子アンテナに入力すべき各送信デジタル信号に掛け合わせ、この各デジタル信号をアナログ信号に変換して各素子アンテナに入力し、これを各素子アンテナから放射させることで、M個の送信ビームを形成する送信部の、少なくとも一方を備えたデジタルビームフォーミングアンテナ装置において、

上記の各素子アンテナの各デジタル信号を複数の周波数帯域に分割して処理を行うフィルタバンクを各素子アンテナ毎に設け、

所望のビームを形成するM個のビームフォーマから上記の分割した周波数帯域毎の各デジタル信号に複素ウェイトの値を掛け合わせたビーム走査位相データを取り込み、上記各デジタル信号に与えるべき補正位相データを算出する R E V 演算手段を有し、

これらの補正位相データを各素子アンテナの各デジタル信号に与えるフィードバックループを設けたことを特徴とするデジタルビームフォーミングアンテナ装置。

【請求項 3】 複数の素子アンテナを有し、

各素子アンテナが受信した信号をデジタル信号に変換し、この各デジタル信号に空間的な高速フーリエ変換により得られる複素ウェイトの値を各々掛け合わせた後に合成を行い、M個の受信ビームを形成する受信部と、

空間的な高速フーリエ変換により得られる複素ウェイトの値を各素子アンテナに入力すべき各送信デジタル信号に掛け合わせ、この各デジタル信号をアナログ信号に変換して各素子アンテナに入力し、これを各素子アンテナから放射させることで、M個の送信ビームを形成する送信部の、少なくとも一方を備えたデジタルビームフォーミングアンテナ装置において、

所望のビームを形成するM個のビームフォーマの特定の1つで、ビーム走査位相データの他に各素子アンテナについて3個以上の位相データを新たに発生させ、これらの位相データを取り込み、各素子アンテナに対応する各信号に与えるべき補正位相データを算出する R E V 演算手段を有し、

これらの補正位相データを各素子アンテナの信号に与えるフィードバックループを設けたことを特徴とするデジタルビームフォーミングアンテナ装置。

【請求項 4】 各素子アンテナの各デジタル信号に与えるべき R E V 演算手段の算出した補正位相データを変調信号に与え、

所望のビームを形成するM個のビームフォーマからビーム走査位相データを取り込み補正位相データを算出する R E V 演算手段では、初期値データ及び上記ビーム走査位相データをデモジュレータを介して取り込む構成を有することを特徴とする請求項 1 記載のデジタルビームフォーミングアンテナ装置。

【請求項 5】 素子アンテナをまとめて複数個の子アンテナとし、子アンテナ毎に補正位相データを算出し、同じ子アンテナ内の素子アンテナについては同じ振幅位相の補正を行うよう構成したことを特徴とする請求項 1 記載のデジタルビームフォーミングアンテナ装置。

【請求項 6】 複数の素子アンテナ毎のデジタル信号に与えるべき R E V 演算手段の算出した補正位相データを受ける R E V 専用メモリを併設したキャリブレーションデータメモリを各素子アンテナ毎に設け、且つ上記 R E V 専用メモリと上記 R E V 演算手段との間に R E V 専用回線を備えたことを特徴とする請求項 1 記載のデジタルビームフォーミングアンテナ装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】 この発明は、デジタルビームフォーミングアンテナ装置に関し、特にビーム形成と同時に、随時ビームの補正をリアルタイムで行うことが可能なデジタルビームフォーミングアンテナ装置に関する。

【 0 0 0 2 】

【従来の技術】 従来のフェーズドアレーアンテナ装置のキャリブレーション方法として、例えば、“フェイズドアレーアンテナの素子振幅位相測定法—素子電界ベクトル回転法—”，電子情報通信学会論文誌（B），V o 1 . J 6 5 - B , N o . 5 , p p . 5 5 5 - 5 6 0 ,

10

20

30

40

50

(1 9 8 2 年 5 月) に示された素子電界ベクトル回転 (Rotating Element - electric field Vector を略して以下、REV と呼ぶ) 法がある。図 1 0 は従来のフェーズドアレーアンテナ装置のキャリブレーションの原理を説明する概念図である。ここではフェーズドアレーアンテナを送信アンテナとして説明する。図中、1 は素子アンテナ、2 は分配器、2 1 は移相器、2 2 は送信器である。

【 0 0 0 3 】 以下、図 1 0 ~ 図 1 2 を参照して、REV 法を用いた従来のフェーズドアレーアンテナ装置について説明する。図 1 0 に示すフェーズドアレーアンテナ装置の各素子アンテナの位相を移相器 2 1 により、0° か

ら 3 6 0° まで回転させる。このとき、アンテナの合成電界ベクトル E は図 1 1 に示すように各素子アンテナの電界ベクトルの和で示すことができる。いま、任意の素子アンテナの位相を Δ だけ変化させると、図 1 2 に示すように位相の変化に伴って合成電力の振幅が変化する。この合成電力の変化を測定し、上記の合成電力の最大値を与える位相 (- Δ 0) 、および上記の合成電力の最大値と最小値の比 (r) を求めることにより、当該素子アンテナの相対振幅 k, 相対位相 X は次式 (1) , (2) , (3) により算出することができる。

【 0 0 0 4 】

【 数 1 】

$$\text{相対振幅; } k = \frac{\Gamma}{\sqrt{1 + 2\Gamma \cos \Delta_0 + \Gamma^2}} \quad (1)$$

$$\text{相対位相; } X = \tan^{-1} \left(\frac{\sin \Delta_0}{\cos \Delta_0 + \Gamma} \right) \quad (2)$$

$$\text{ここで, } \Gamma = \frac{r-1}{r+1} \quad (3)$$

【 0 0 0 5 】 ここで、n 番目の素子アンテナの相対振幅 k, 相対位相 X はそれぞれ $k = E_n / E_0$, $X = \phi_n - \phi_0$ とする。

【 0 0 0 6 】 次に、従来のフェーズドアレーアンテナのビーム形成技術として、例えば、“ビームスペース CMA アダプティブアレーアンテナ” , 電子情報通信学会論文誌 (B 2) , Vol. J 7 7 - B 2 , No. 3 , p. 1 3 0 - 1 3 8 (1 9 9 4 年 3 月) に示されたデジタルビームフォーミング装置を用いた方法がある。図 1 3 は従来のデジタルビームフォーミング装置の概念図である。

【 0 0 0 7 】 次に、図 1 3 を参照して受信時における従来のデジタルビームフォーミング (以下、適宜、DBF と呼ぶ) 装置を説明する。従来の DBF 装置においては、各素子アンテナ 1 が受信したアナログ信号をダウンコンバータ 4 によって上記のアナログ信号ののったキャリア周波数を周波数変換した後に、A/D 変換器 5 によって上記アナログ信号をデジタル信号に変換する。さらに、上記デジタル信号に空間的な高速フーリエ変換 (以下、FFT と適宜呼ぶ) により所望のビームを形成するため M 個 (M は 1 ~ M) の複素ウェイトの値を各々掛け合わせた後に合成を行い、受信ビームを形成している。

【 0 0 0 8 】

【 発明が解決しようとする課題 】 従来のフェーズドアレーアンテナ装置のキャリブレーションは、以上のように各素子アンテナの位相を位相器により変化させて素子アンテナの振幅位相の補正量を順次求めて行くので、アンテナの素子数が非常に多くなる場合には、処理時間が大きく、速度が遅くなるので、ビーム形成と同時に、随時リアルタイムにビームの補正処理が行えない、従って、

常に周囲環境が変動する場合や、非静止衛星搭載の場合には、適用が困難であるという課題があった。

【 0 0 0 9 】 また、従来のデジタルビームフォーミング装置では、各入力のア/D 変換後において初期振幅位相を検出することはできるが、S/N が悪く精度のよいキャリブレーションができないという課題があった。

【 0 0 1 0 】 本発明は上記のような課題を解決するためになされたもので、アンテナの素子数が非常に多い場合にも、ビームの形成と同時に、随時ビームの補正をリアルタイムで精度よく、高速に、または簡易に、リアルタイムに行うことが可能なデジタルビームフォーミングアンテナ装置を得ることを目的とする。

【 0 0 1 1 】

【 課題を解決するための手段 】 上記の目的を達成するために、請求項 1 の発明は、複数の素子アンテナを有し、各素子アンテナが受信した信号をデジタル信号に変換し、この各デジタル信号に空間的な高速フーリエ変換により得られる複素ウェイトの値を各々掛け合わせた後に合成を行い、M 個の受信ビームを形成する受信部と、空間的な高速フーリエ変換により得られる複素ウェイトの値を各素子アンテナに入力すべき各送信デジタル信号に掛け合わせ、この各デジタル信号をアナログ信号に変換して各素子アンテナに入力し、これを各素子アンテナから放射させることで、M 個の送信ビームを形成する送信部の、少なくとも一方を備えたデジタルビームフォーミングアンテナ装置において、所望のビームを形成する M 個のビームフォーマから上記の各素子アンテナの各デジタル信号に複素ウェイトの値を掛け合わせたビーム走査位相データを取り込み、上記各デジタル信号に与えるべき補正位相データを算出する REV 演算手段を有し、これらの補正位相データを上記各素子アンテナ

ナの各デジタル信号に与えるフィードバックループを設けたことを特徴とする。

【0012】また、請求項2の発明は、複数の素子アンテナを有し、各素子アンテナが受信した信号をデジタル信号に変換し、この各デジタル信号に空間的な高速フーリエ変換により得られる複素ウェイトの値を各々掛け合わせた後に合成を行い、M個の受信ビームを形成する受信部と、空間的な高速フーリエ変換により得られる複素ウェイトの値を各素子アンテナに入力すべき各送信デジタル信号に掛け合わせ、この各デジタル信号をアナログ信号に変換して各素子アンテナに入力し、これを各素子アンテナから放射させることで、M個の送信ビームを形成する送信部の、少なくとも一方を備えたデジタルビームフォーミングアンテナ装置において、上記の各素子アンテナの各デジタル信号を複数の周波数帯域に分割して処理を行うフィルタバンクを各素子アンテナ毎に設け、所望のビームを形成するM個のビームフォーマから上記の分割した周波数帯域毎の各デジタル信号に複素ウェイトの値を掛け合わせたビーム走査位相データを取り込み、上記各デジタル信号に与えるべき補正位相データを算出するREV演算手段を有し、これらの補正位相データを各素子アンテナの各デジタル信号に与えるフィードバックループを設けたことを特徴とする。

【0013】また、請求項3の発明は、複数の素子アンテナを有し、各素子アンテナが受信した信号をデジタル信号に変換し、この各デジタル信号に空間的な高速フーリエ変換により得られる複素ウェイトの値を各々掛け合わせた後に合成を行い、M個の受信ビームを形成する受信部と、空間的な高速フーリエ変換により得られる複素ウェイトの値を各素子アンテナに入力すべき各送信デジタル信号に掛け合わせ、この各デジタル信号をアナログ信号に変換して各素子アンテナに入力し、これを各素子アンテナから放射させることで、M個の送信ビームを形成する送信部の、少なくとも一方を備えたデジタルビームフォーミングアンテナ装置において、所望のビームを形成するM個のビームフォーマの特定の1つで、ビーム走査位相データの他に各素子アンテナについて3個以上の位相データを新たに発生させ、これらの位相データを取り込み、各素子アンテナに対応する各信号に与えるべき補正位相データを算出するREV演算手段を有し、これらの補正位相データを各素子アンテナの信号に与えるフィードバックループを設けたことを特徴とする。

【0014】また、請求項4の発明は、請求項1記載のデジタルビームフォーミングアンテナ装置において、各素子アンテナの各デジタル信号に与えるべきREV演算手段の算出した補正位相データを変調信号に与え、所望のビームを形成するM個のビームフォーマからビーム走査位相データを取り込み補正位相データを算出する

REV演算手段では、初期値データ及び上記ビーム走査位相データをデモジュレータを介して取り込む構成を有することを特徴とする。

【0015】また、請求項5の発明は、請求項1記載のデジタルビームフォーミングアンテナ装置において、素子アンテナをまとめて複数個の子アンテナとし、子アンテナ毎に補正位相データを算出し、同じ子アンテナ内の素子アンテナについては同じ振幅位相の補正を行うよう構成したことを特徴とする。

【0016】また、請求項6の発明は、請求項1記載のデジタルビームフォーミングアンテナ装置において、複数の素子アンテナ毎のデジタル信号に与えるべきREV演算手段の算出した補正位相データを受けるREV専用メモリを併設したキャリブレーションデータメモリを各素子アンテナ毎に設け、且つ上記REV専用メモリと上記REV演算手段との間にREV専用回線を備えたことを特徴とする請求項1記載のデジタルビームフォーミングアンテナ装置。

【0017】

【発明の実施の形態】

実施の形態1. 図1はこの発明の実施の形態1を示す構成ブロック図である。REV(素子電界ベクトル回転)演算器9を組み込んだデジタルビームフォーミングアンテナ装置の例を示すもので、複数の各ポート(素子アンテナ)の信号(x_n : $n=1 \sim N$)それぞれに複素ウェイトを与えて合成を行い所望のビームを形成する際に、同時に随時フィードバックループによって、上記ビームを形成する時に既に求めた各素子アンテナの振幅位相と合成電力のデータを用いて補正位相データを算出し各ポート(素子アンテナ)の信号に与えるよう構成したものである。図中、1は素子アンテナ、2は分配器、3はローカルシグナル発振器、4はダウンコンバータまたはアップコンバータ、5はA/D変換器またはD/A変換器、6はキャリブレーションデータメモリ、7はFFTまたはDFT演算部、9はREV演算器、10a、10bはREV演算ループ、12はビーム出力ポート、13、14、15はビームフォーマ、19は初期値データ設定回路である。

【0018】以下、受信時の動作を対象に説明する。複数の素子アンテナ1で受信された信号はダウンコンバータ4において適切な周波数変換を行った後、それぞれA/D変換器5によってデジタル信号に変換される。デジタル信号に変換された信号はFFT演算部7の中でM個のビームフォーマによって適切なビーム走査位相データが与えられ、合成されて所望のM個のマルチビームがビームフォーマの出力ポートより出力される。このとき、M個の各ビームフォーマからREV演算ループ10aを介して、上記REV演算器9は、上記ビーム走査位相データを取り込み、それぞれの素子アンテナの補正位相データを算出し、REV演算ループ10bを介して各

素子アンテナのキャリブレーションデータメモリ6にこれを与えてビームを補正する。

【0019】図2はこの実施の形態1の受信時の動作を説明するフローチャートである。先ず、ステップ1では、各素子アンテナ1からの受信信号 $x_1 \sim x_N$ を取り込み、キャリブレーションデータメモリ6を介して、それぞれを初期値データとして初期値データ設定回路19を経てREV演算器9に与えると同時に、M個のビームフォーマに与える。

【0020】次いで、ステップ2では、各ビームフォーマにおいて各ポート（素子アンテナ）からの入力に各ビーム走査位相データを与え、合成する。

【0021】次いで、ステップ3では、各ビームフォーマのビーム出力ポート12からマルチビームを出力する。ここで、出力されたマルチビーム出力のビーム形状に問題がないかを判断し、問題がなければ終了する。問題があれば、ステップ4に進み、キャリブレーション工程に進む。

【0022】ステップ4では、ビーム走査位相データを加えた各素子アンテナの電界ベクトルのデータをREV演算器9に取り込む。

【0023】次いで、ステップ5では、ステップ4で取り込んだ各素子アンテナの電界ベクトルのデータを用いてREV演算を行い、補正位相データを算出する。

【0024】最後に、ステップ6では、ステップ5で算出した補正位相データを各素子アンテナのキャリブレーションデータメモリ6に与え、受信信号 $x_1 \sim x_N$ に与える。

【0025】上記のREV演算器9におけるREV演算について説明する。既に説明したように、デジタル信号に変換された信号はFFT演算部7の中でM個のビームフォーマによって適切なビーム走査位相データが与えられ、合成されて所望のM個のマルチビームがビームフォーマの出力ポートより出力される。このとき、REV演算ループ10aを介して、ビーム走査位相データがREV演算器9にフィードバックし、以下に示すREV演算が行われる。複数の素子アンテナの任意の素子アンテナの位相を ϕ だけ変化させたときの合成電力の値 E_1 は式(4)のように示される。この位相 ϕ と合成電力値 E_1 の関係はFFT演算部7によって得られるデータにより算出することができる。

【0026】

【数2】

$$E_1 = \left[\sum_{n=1}^N X_n \right] - X_n + X_n e^{j\phi} \quad (4)$$

【0027】図3は、このn番目の素子アンテナの位相 ϕ の変動に対する合成電力 $|E_1|$ の変動特性を示したものである。この関係を用いて従来例に示したと同様の計算により、任意の素子アンテナの振幅位相を決定す

る。さらにここで決定された振幅位相を用いて、ビームを所望の方向に走査するのに最適な位相データを算出し、REV演算ループ10bを介して各素子アンテナに対応するキャリブレーションデータメモリ6に、これを与えることによりビームを補正する。

【0028】このように、複数の素子アンテナ毎のデジタル信号に、高速フーリエ変換により各信号にウェイトを与えて合成を行いビームを形成する際に、所望のビームを形成するM個のビームフォーマからのフィードバックループによって、ビームの形成に用いた素子アンテナの振幅位相データを用いて補正位相データを高速に算出することができるので、ビームの形成と同時に、随時ビームの補正をリアルタイムで、精度よく、高速に行うことができる。

【0029】実施の形態2. 図4はこの発明の実施の形態2を示す構成ブロック図である。REV（素子電界ベクトル回転）演算器9を組み込んだデジタルビームフォーミングアンテナ装置の例を示すもので、各ポート

（素子アンテナ）からの入力（ $x_n : n=1 \sim N$ ）にそれぞれのビーム走査位相データを加えて合成し、所望のM個のマルチビームを形成するものである。図中、16はフィルタバンクであり、各ポート（素子アンテナ）からの入力をそれぞれ複数の周波数帯域に分割して処理を行うために、 f_1, f_2, \dots, f_n のそれぞれの周波数に対応したフィルタを有している。

【0030】実施の形態1では、信号が狭帯域の場合を対象として、1つの周波数帯域について受信または送信を行うものであったが、本実施の形態2では、信号が広帯域の場合を対象として、上記のフィルタバンク16を設けることにより、複数の周波数帯域に分けて受信または送信を行うもので、それぞれについてキャリブレーションを行う構成としたものである。

【0031】このように、複数の素子アンテナ毎の信号をデジタル信号に変換し、各信号にウェイトを与えて合成を行いビームを形成する際に、上記各素子の信号をデジタル変換した後に、複数の周波数帯域に分割して処理を行うフィルタバンクを設け、REV演算を行うためのフィードバックループにおいて検出される合成電力の変化を用いて、上記フィルタバンクの各フィルタの帯域毎に補正位相データを算出し、各フィルタに接続されたキャリブレーションデータメモリ6（図示していない）に上記の補正位相データを与えて、ある帯域をもつ信号のそれぞれの周波数に対してアンテナビームの補正を行うことができる。それによって、広帯域をもつ信号に対して、ビームの形成と同時に、随時ビームの補正をリアルタイムで、精度よく、高速に行うことが可能なデジタルビームフォーミングアンテナ装置を得ることができる。

【0032】実施の形態3. 図5はこの発明の実施の形態3を示す構成ブロック図である。これまでの実施の形

態では、所望のビームを形成するM個のビームフォーマの全てから、ビーム形成に用いるビーム走査位相データをR E V演算器9に取り込み、R E V演算を行っていたが、本実施の形態では、所望のビームを形成するM個のビームフォーマの特定の1つ(m番目)のみで、ビーム形成に用いるビーム走査位相データの他にR E V演算に用いる各素子アンテナについて3個以上の位相データを発生させ、これらをR E V演算器9に取り込みR E V演算を行うものである。

【0033】このように、複数の素子アンテナ毎の信号にウェイトを与えて合成を行いビームを形成する際に、フィードバックループによって、任意の1つのビームフォーマにおいてのみ発生させたR E V演算に用いる各素子アンテナについて3個以上の位相データをR E V演算器9に取り込み、各素子アンテナの補正位相データを算出し、これらを複数の素子アンテナ毎の信号に与えることにより、アンテナビームの補正をリアルタイムに行うことができる。この場合、所望のビームを形成するM個のビームフォーマの全てからビーム走査用位相データをR E V演算器9に取り込んでR E V演算を行うのに比べ、フィードバックループが簡素化できる。

【0034】実施の形態4. 図6はこの発明の実施の形態4を示す構成ブロック図である。本実施の形態は、信号が変調信号である場合も、実施の形態1と同様の効果を得るものである。以下信号が変調信号でありその受信時の構成と動作について説明する。図中、18はデモジュレータである。その他の構成は実施の形態1と同様である。複数の素子アンテナ1で受信された変調信号はダウンコンバータ4において適切な周波数変換を行った後、それぞれA/D変換器5によってデジタル信号に変換される。デジタル信号に変換された変調信号はFFT演算部7でM個のビームフォーマによって適切なビーム走査位相データを得て合成され所望のM個のビームがビームフォーマの出力ポートより出力される。一方、上記M個の各ビームフォーマからR E V演算ループ10aを介して、上記ビーム走査位相データを上記R E V演算器9に取り込む際に、デモジュレータ18bを経由させている。また、上記R E V演算器9に初期値データを設定する際にも、デモジュレータ18aを経由させている。R E V演算器9は実施の形態1と同様に、それぞれの素子アンテナの補正位相データを算出し、これらをR E V演算ループ10b、各素子アンテナのキャリアブレーションデータメモリ6を介して各素子アンテナの変調信号のデジタル信号に与えてビームを補正する。

【0035】このように、信号が変調信号の場合も、フィードバックループを構成するR E V演算器に初期値データを設定する際に、及びM個の各ビームフォーマからR E V演算ループ10aを介して上記ビーム走査位相データを上記R E V演算器9に取り込む際に、デモジュレータを経由させてR E V演算を行い、R E V演算器9の

出力である補正位相データを各素子アンテナに対応したキャリアブレーションデータメモリ6を介して変調信号のデジタル信号に与えることにより、実施の形態1と同様に、ビームの形成と同時に、随時ビームの補正をリアルタイムで行うことができる。

【0036】なお、以上は受信の場合の構成と動作について説明したが、送信の場合は、キャリア信号への変調をビームの形成と同時に行うよう構成することにより、同様の効果を得ることができる。

【0037】実施の形態5. 図7はこの発明の実施の形態5を示す構成ブロック図である。図中、20はサブアレーキャリアブレーションデータメモリである。その他の構成は実施の形態1と同様である。実施の形態1では、複数の素子アンテナを有し、所望のビームを形成すると同時に、複数の素子アンテナに対応してそれぞれ補正位相データを算出し、複数の素子アンテナ対応して設けたキャリアブレーションデータメモリ6に随時、補正位相データを与えて、ビームの補正を行うものであったが、本実施の形態では、素子アンテナをまとめて複数の子アンテナとし、子アンテナ毎に一定の補正位相データを算出し、子アンテナを構成する各素子アンテナには同一の補正位相を与えてビームの補正を行うものである。

【0038】このように、素子アンテナをまとめて子アンテナとし、子アンテナ毎に補正位相データを算出することで、アンテナの素子数が非常に多い場合も、ビームの形成と同時に、随時ビームの補正をリアルタイムで、簡易に行うことができる。

【0039】実施の形態6. 図8はこの発明の実施の形態6を示す構成ブロック図である。図中、17はR E V専用メモリ、6aはR E V専用メモリ17を併設したキャリアブレーションデータメモリ、11a、11bはR E V専用メモリ17とR E V演算器9との間に設けたR E V専用回線である。その他の構成は実施の形態1と同様である。実施の形態1では、複数の素子アンテナ毎のデジタル信号に、高速フーリエ変換により各信号にウェイトを与えて合成しビームを形成すると同時に、随時、所望のビームを形成するM個のビームフォーマを取り込み、補正位相を算出し、これを複数の素子アンテナ毎のデジタル信号に与えることにより、ビームの補正をリアルタイムに行うものであるが、本実施の形態も、ビームを形成すると同時に、所望のビームを形成と、キャリアブレーションとの干渉を無くすよう回路を分離して設計自由度を大きくしたものである。即ち、所望のビームを形成する構成と動作は凡そ実施の形態1と同様であり、キャリアブレーションデータメモリ6の代わりに、R E V専用メモリ17を併設したキャリアブレーションデータメモリ6aを用いている点が異なる。

【0040】次に、主としてキャリアブレーション関連について説明する。まず、各素子アンテナに対応する信号(x_n : n=1~N)をキャリアブレーションデータメモ

り6aに取り込み、ビームフォーマにおいて所望のビームを形成する。一方、同じく信号(x_n : $n=1\sim N$)をREV専用メモリ17に取り込み、REV専用回線11aを介して初期値データをREV演算器9に設定する。さらに、このREV演算器9はM個の各ビームフォーマからのフィードバックによりREV演算ループ10aを介してビーム走査用位相データを取り込み、REV演算を行い、その結果の補正位相データをREV専用回線11bを介してREV専用メモリ17に取り込み、キャリブレーションデータメモリ6aに受け渡す。従って、キャリブレーションデータメモリ6aは、ビーム形成のため各素子アンテナに対応する信号と、キャリブレーションのためフィードバックループによりREV演算器9の出力の補正位相データが与えられ、結果としてビーム形成と同時に、随時リアルタイムにビームの補正が行われる。また、REV専用メモリ17は、REV専用回線11aを介して、REV演算器9に各素子アンテナに対応する信号の初期値データを設定し、REV演算結果をREV専用回線11bを介して取り込み、キャリブレーションデータメモリ6aに受け渡しというREV演算器を専任に受け持つ。

【0041】このように、REV専用メモリ17を併設したキャリブレーションデータメモリ11を設け、REV専用メモリ17はREV演算器との間にREV演算専用回線をもうけることにより、ビームの形成と同時に、随時ビームの補正をリアルタイムで、精度よく、高速に行うことができ、且つビームの形成とキャリブレーションとの干渉を避け、ビーム形成とキャリブレーションとの干渉対策について設計自由度が大きくなるという効用がある。

【0042】

【発明の効果】以上のように請求項1の発明によれば、複数の素子アンテナ毎のデジタル信号に、高速フーリエ変換により各信号にウェイトを与えて合成を行いビームを形成する際に、所望のビームを形成するM個のビームフォーマからのフィードバックループによって、ビームの形成に用いた素子アンテナの振幅位相データを用いて補正位相データを高速に算出することができるので、ビームの形成と同時に、随時ビームの補正をリアルタイムで、精度よく、高速に行うことが可能なデジタルビームフォーミングアンテナ装置を得ることができる。

【0043】また、請求項2の発明によれば、複数の素子アンテナ毎のデジタル信号に、高速フーリエ変換により各信号にウェイトを与えて合成を行いビームを形成する際に、上記の各素子アンテナの各デジタル信号を複数の周波数帯域に分割して処理を行うフィルタバンクを各素子アンテナ毎に設け、所望のビームを形成するM個のビームフォーマからのフィードバックループによって、上記フィルタバンクの各フィルタに対応する周波数帯域毎にビームの形成に用いた素子アンテナの振幅位相

データを用いて補正位相データを高速に算出することができるので、信号が広帯域の場合も、ビームの形成と同時に、随時ビームの補正をリアルタイムで、精度よく、高速に行うことが可能なデジタルビームフォーミングアンテナ装置を得ることができる。

【0044】また、請求項3の発明によれば、複数の素子アンテナ毎のデジタル信号に、高速フーリエ変換により各信号にウェイトを与えて合成を行いビームを形成する際に、所望のビームを形成するM個のビームフォーマの特定の1個のビームフォーマのみからのフィードバックループによって、上記特定の1個で新たに発生させた各素子アンテナについて3個以上の振幅位相データを用いて補正位相データを簡易に算出することができるので、ビームの形成と同時に、随時ビームの補正をリアルタイムで、簡易に行うことが可能なデジタルビームフォーミングアンテナ装置を得ることができる。

【0045】また、請求項4の発明によれば、請求項1記載のデジタルビームフォーミングアンテナ装置において、各素子アンテナの各デジタル信号に与えるべきREV演算手段の算出した補正位相データを変調信号に与え、所望のビームを形成するM個のビームフォーマからビーム走査位相データを取り込み補正位相データを算出するREV演算手段では、初期値データ及び上記ビーム走査位相データをデモジュレータを介して取り込む構成としたので、信号が変調信号の場合も、ビームの形成と同時に、随時ビームの補正をリアルタイムで、高速に行うことが可能なデジタルビームフォーミングアンテナ装置を得ることができる。

【0046】また、請求項5の発明によれば、請求項1記載のデジタルビームフォーミングアンテナ装置において、素子アンテナをまとめて複数個の子アンテナとし、子アンテナ毎に補正位相データを算出し、同じ子アンテナ内の素子アンテナについては同様の振幅位相の補正を行うよう構成したので、アンテナの素子数が非常に多い場合も、ビームの形成と同時に、随時ビームの補正をリアルタイムで、簡易に、行うことが可能なデジタルビームフォーミングアンテナ装置を得ることができる。

【0047】また、請求項6の発明によれば、請求項1記載のデジタルビームフォーミングアンテナ装置において、複数の素子アンテナ毎のデジタル信号に与えるべきREV演算手段の算出した補正位相データを受けるREV専用メモリを併設したキャリブレーションデータメモリを各素子アンテナ毎に設け、かつ上記REV専用メモリとREV演算手段との間にREV専用回線を備えたことにより、ビームの形成と同時に、随時ビームの補正をリアルタイムで、精度よく、高速に行うことができ、且つビームの形成とキャリブレーションとの干渉を避けたデジタルビームフォーミングアンテナ装置を得ることができる。

【図面の簡単な説明】

【図 1】 この発明の実施の形態 1 を示す構成ブロック図である。

【図 2】 図 1 の動作を説明するフローチャートである。

【図 3】 実施の形態 1 の素子アンテナの位相と合成電力の振幅変動の関係を説明する図である。

【図 4】 この発明の実施の形態 2 を示す構成ブロック図である。

【図 5】 この発明の実施の形態 3 を示す構成ブロック図である。

【図 6】 この発明の実施の形態 4 を示す構成ブロック図である。

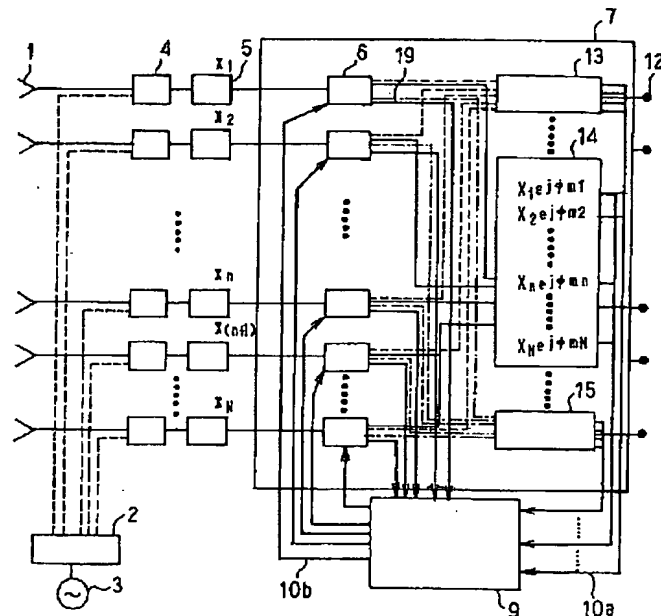
【図 7】 この発明の実施の形態 5 を示す構成ブロック図である。

【図 8】 この発明の実施の形態 6 を示す構成ブロック図である。

【図 9】 従来のフェーズドアレーアンテナ装置を示す概念図である。

【図 10】 従来のフェーズドアレーアンテナ装置の移 20
相器の設定量と合成電力の振幅変動の関係を説明する図

【図 1】



- | | |
|------------------------|----------------|
| 1: 素子アンテナ | 13: ビームフォーマ1 |
| 2: 分配器 | 14: ビームフォーマM |
| 3: ローカルシグナル発振器 | 15: ビームフォーマM |
| 4: ダウンコンバータまたはアップコンバータ | 19: 初期値データ設定回路 |
| 5: A/D変換器またはD/A変換器 | |
| 6: キャリブレーションデータメモリ | |
| 7: FFT または DFT 演算部 | |
| 9: REV 演算器 | |
| 10a, 10b: REV 演算ループ | |
| 12: ビーム出力ポート | |

である。

【図 11】 フェーズドアレーアンテナ装置の素子電界ベクトルと合成電界ベクトルの関係を説明する図である。

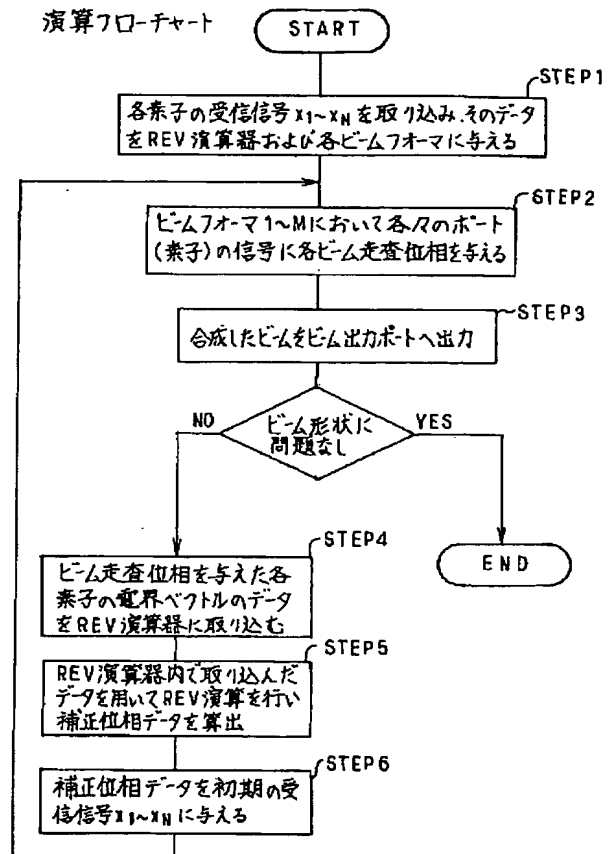
【図 12】 従来のデジタルビームフォーミングアンテナ装置を示す概念図である。

【符号の説明】

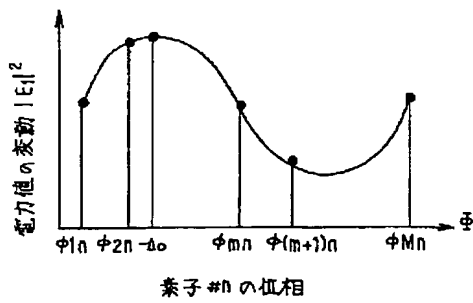
1 素子アンテナ、2 分配器、3 ローカルシグナル発振器、4 ダウンコンバータまたはアップコンバータ、5 A/D変換器またはD/A変換器、6 キャリブレーションデータメモリ、6a REV専用メモリ 17 を併設したキャリブレーションデータメモリ、7 FFTまたはDFT演算部、9 REV演算器、9a REV演算器、9b REV演算器、10a, 10b REV演算ループ、11a, 11b REV専用回線、12 ビーム出力ポート、13 ビームフォーマ1、14 ビームフォーマM、14a ビームフォーマM、14b ビームフォーマM、15 ビームフォーマM、16 フィルタバンク、17 REV専用メモリ、18a, 18b デモジュレータ、19 初期値データ設定回路、20 サブアレーキャリブレーションデータメモリ。

【図 2】

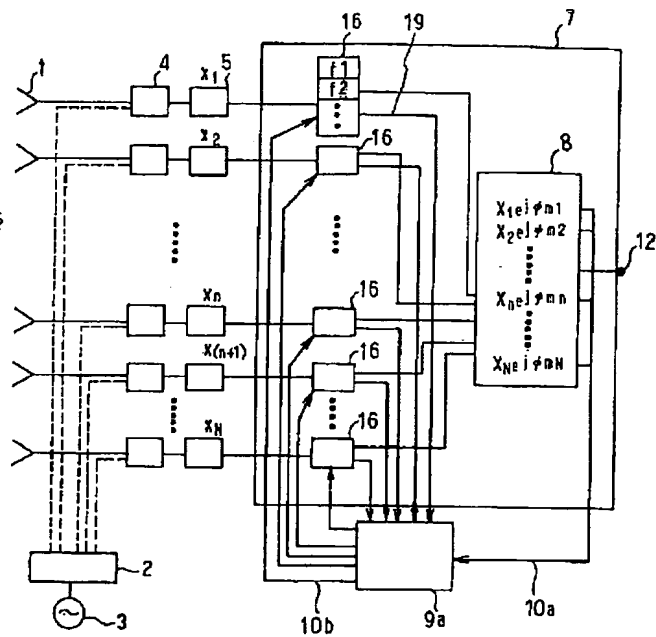
演算フローチャート



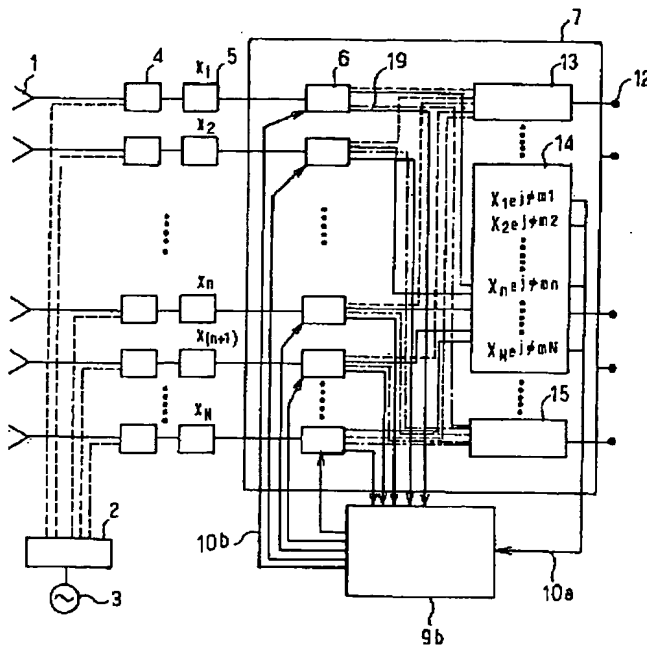
【図 3】



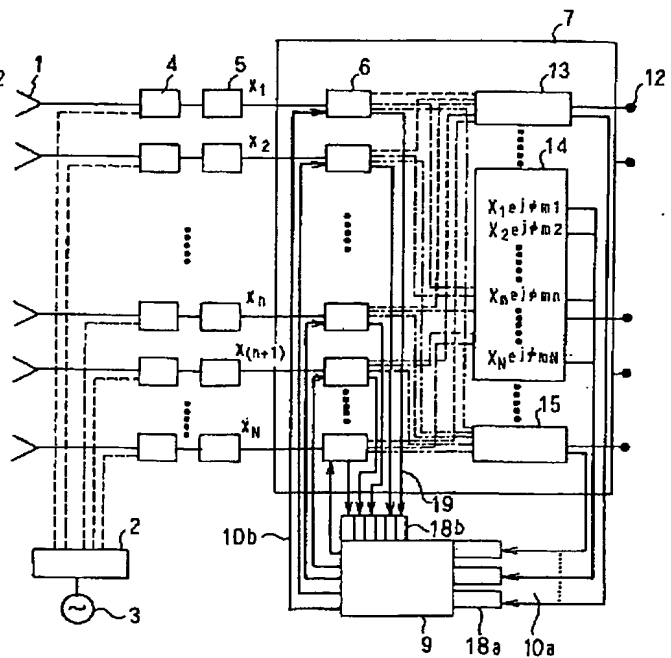
【図 4】



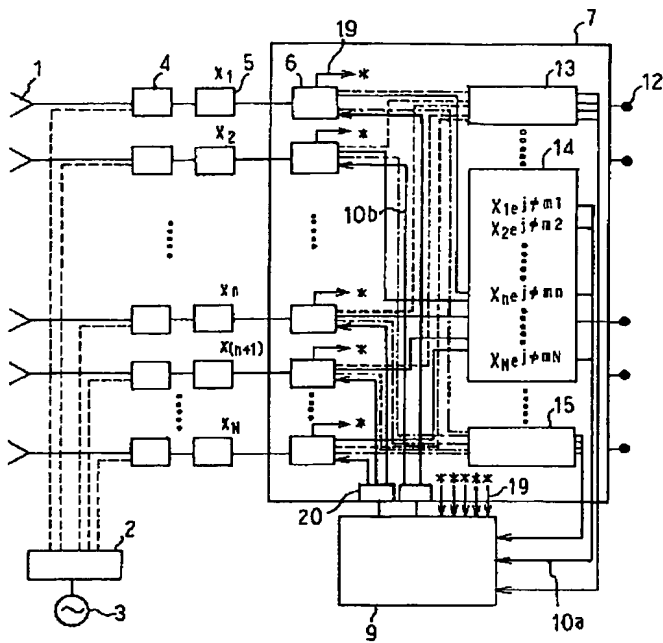
【図 5】



【図 6】

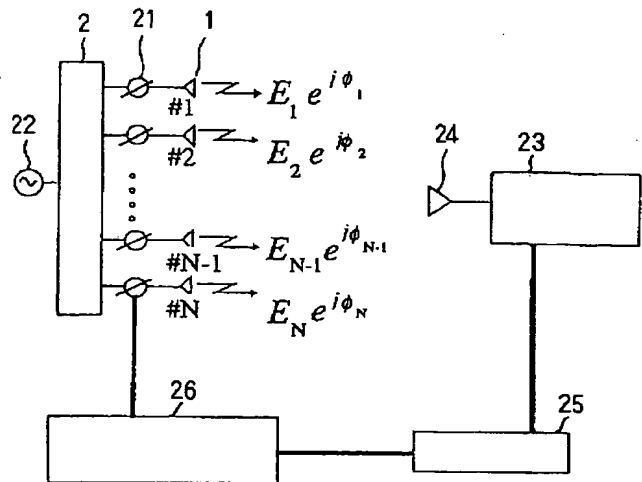


【図 7】



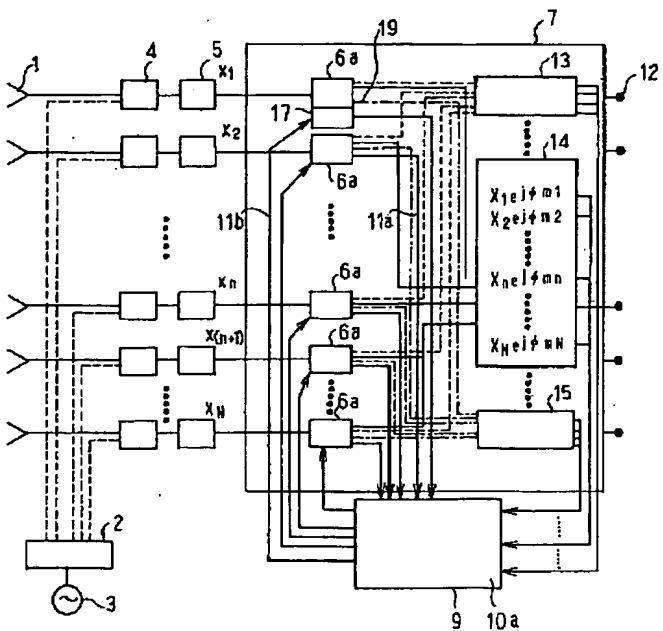
20 : サブアラキリブレシヨントデータメモリ

【図 9】



- 1 : 素子アンテナ
- 2 : 分配器
- 21 : 移相器
- 22 : 送信機
- 23 : 受信機
- 24 : 対向アンテナ
- 25 : 計算機
- 26 : 移相器制御回路

【図 8】

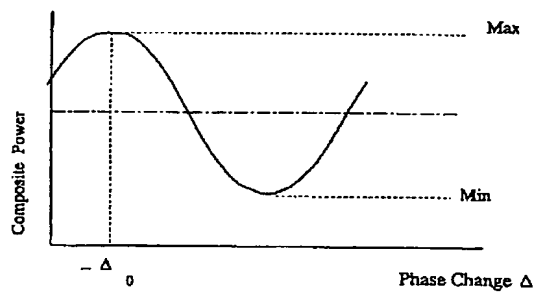


6a : REV専用メモリ17を併設したキャリアブレシヨントデータメモリ

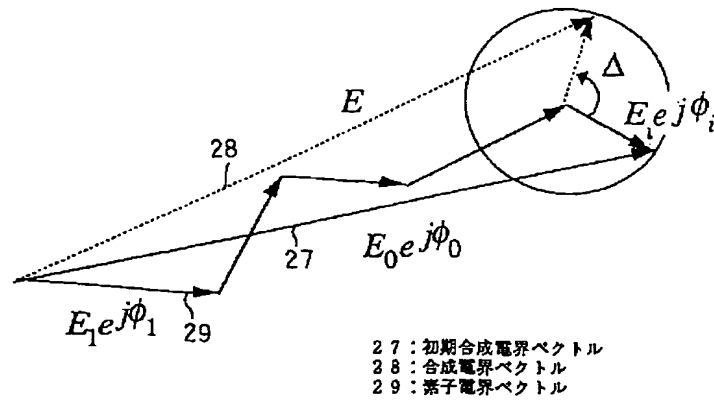
11a, 11b : REV専用回路

17 : REV専用メモリ

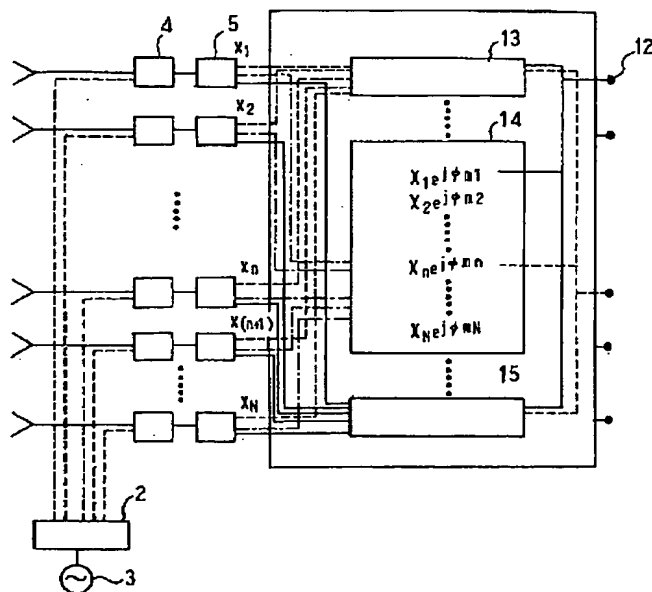
【図 11】



【図 10】



【図 12】



フロントページの続き

(72) 発明者 片木 孝至
東京都千代田区丸ノ内二丁目 2 番 3 号 三
菱電機株式会社内